

第6回　1990年代末，フォーマル検証でも記述言語が乱立

明石貴昭

HDL関連のツールは，シミュレータやGUI系，論理合成ツールだけではありません．今回は，これ以外のツールについて述べます．

● コード・カバレッジが登場するも，主要シミュレータが吸収

米国Gateway Design Automation社（後に米国Cadence Design Systems社が買収）のシミュレータ「Verilog-XL」に，「Veritime」，「Verifault-XL」という兄弟製品があったことをご存じでしょうか．Veritimeはタイミング解析ツールで，Verifault-XLは故障シミュレータ（LSIテスタで使うテスト・パターンが有効かどうかを確認するためのシミュレータ）です．いずれもVerilog HDLを入力としていました．

また，当初Verilog-XLや米国Synopsys社のDesign Compilerがとても高価であったことから，安価なHDL構文チェッカが重宝されました．この分野では，米国interHDL社（後に米国Avant!社が買収，同社はSynopsys社に買収された）が業界初のLintツールである「Verilint」を発売しました．米国SureFire Verification社（後に米国Verisity社が買収，同社はCadence社に買収された）の「Sure Lint」や米国Atrenta社の「SpyGlass」，フランスLEDA社（後にSynopsys社が買収）の「ProVerilog/ProVHDL」など，Lintツールはその後も続々製品化されました．VerilintとProVerilog/ProVHDLは現在「LEDA」に統合され，Synopsys社が販売しています．

PLIによってシミュレータとつないで使うコード・カバレッジ・ツールも出現しました．これには，例えば米国CoverMeter社（後にSynopsys社が買収）の「CoverMeter」，米国Design Acceleration社（後にCadence社が買収）の「CoverScan」，米国Summit Design社の「HDL Score」，SureFire社の「SureCov」，英国TransEDA社の「VeriSure/VHDLcover」などがありました．そのほとんどが，現在では主要なシミュレータの一機能となっています．例えばCoverMeterはSynopsys社の「VCS」に組み込まれています．HDL Scoreについては，Cadence社がSummit社からソース・コードを購入し，「NC-Sim」にバンドルして販売しています．

● フォーマル検証のモデル・チェッカがホットな市場に

このようにHDLベースのEDAツールが整備されていく中，比較的遅れて登場したのがフォーマル検証（形式的検証）系のツールです．最初は等価性チェッカから出荷が始まりました．米国Chrysalis Symbolic Design社（後にAvant!社が買収，現在はSynopsys社）の「Design Verifier」が最初の製品でした．その後，いくつかのツールが製品化されましたが，現在はSynopsys社の「Formality」と米国Verplex Systems社（後にCadence社が買収）の「TuxedoLEC（現Conformal-LEC）」が市場の2強となっています．

フォーマル検証系の中でもモデル・チェッカの歴史は新しく，1998年にCadence社が米国Lucent Technologies社 Bell Labs Design Automation Group（BLDA）を買収して得た「FormalCheck（現Incisive Formal Verifierの1エンジン）」が最初の製品でした（それ以前に，米国IBM社やBLDAが自社開発ツールの外販を表明していたが，社外ではほとんど使われなかった）．しかし，プロパティ言語（アサーション言語）がきちんと整備されていないなどの問題があり，モデル・チェッカの市場はすぐには立ち上がりませんでした．その後，多数の製品が現れて，現在ではもっともホットなEDA市場の一つとなっています．

モデル・チェッカの歴史はプロパティ言語の歴史でもあります．各社がいろいろなプロパティ言語やアサーション・ライブラリを開発し，それらが乱立し，現在に至っています．ライブラリを早い時期から市場に投入していたのはVerplex社と米国0-In Design Automation社（後に米国Mentor Graphics社が買収）でした．とくにVerplex社のHarry D. Foster氏（現在，米国Jasper Design Automation社 Chief Methodologist）が作ったOVL（Open Verification Library）は秀逸で，Accelleraにドネーション（寄贈）され，保守されています．

OVLは完全にVerilog HDLで記述されているライブラリなので問題ないのですが，多くのEDAベンダは新しいプロパティ言語を定義していました．例えば上述のFormalCheckは，最初は入力言語に名まえすら付いていませんでしたが，Verilog HDLやVHDLと似ているような似ていないような独自の言語を使っていました．また，米国Averant社の「Solidify」は「HPL（Hardware Property Language）」を，IBM社とVerplex社は，IBM社が開発した言語（Suger）をベースとする「PSL（Property Specification Language）」を，Synopsys社と米国Intel社は，Intel社が開発したForSpecをベースとする「OVA（OpenVera Assertions）」を採用するといったぐあいで，各社ともサポート言語がバラバラだったのです．

これは，Verilog HDLやVHDLが出現する前のゲート・レベル・フォーマットと同じ状況です．新しい市場が立ち上がるときは，各社が独自フォーマットを作り，市場を掌握しようとします．これは，VHS対ベータやDVDフォーマットの競争と同じですね．

<筆者プロフィール>
明石貴昭．ケイデンス・デザイン・システムズ入社後，Verilog-XL，NC-Simシミュレータなどを担当．現在，日本シノプシスにて論理検証プラットホームDiscoveryやSystemVerilog関連のしごとに従事している．旧EIAJ（現JEITA）1364-1995プロジェクトに参加し，現在はJEITA/EDA技術専門委員会SystemVerilogタスクグループの副主査として，SystemVerilogの標準化に携わっている．